

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

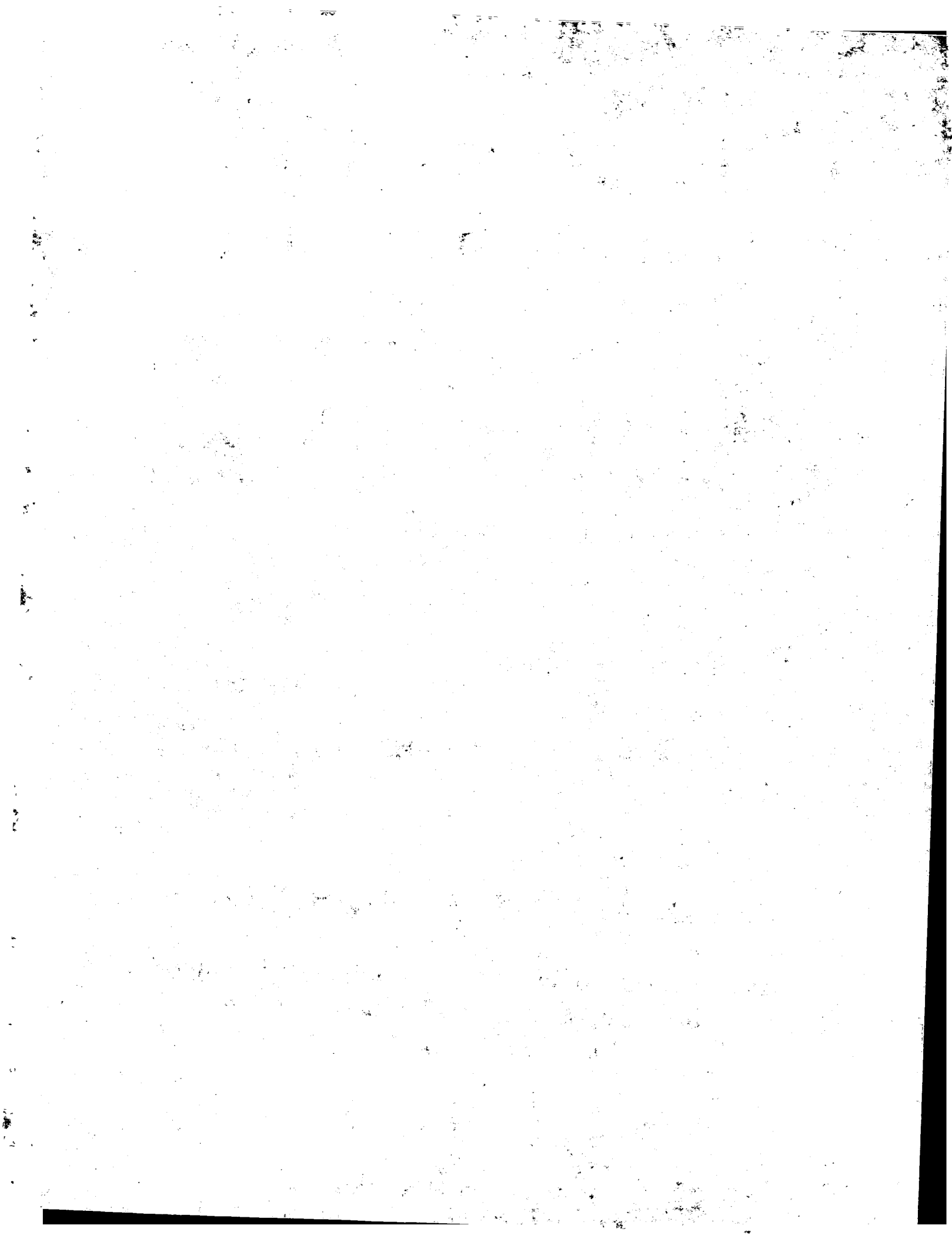
Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**





DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITE DE COOPERATION EN MATIÈRE DE BREVETS (PCT)

(51) Classification internationale des brevets <sup>6</sup> :

H03K 17/18

A1

(11) Numéro de publication internationale: WO 97/40578

(43) Date de publication internationale: 30 octobre 1997 (30.10.97)

(21) Numéro de la demande internationale: PCT/FR97/00705

(22) Date de dépôt international: 18 avril 1997 (18.04.97)

(30) Données relatives à la priorité:  
96/05016 22 avril 1996 (22.04.96) FR(71) Déposant (pour tous les Etats désignés sauf US): CROUZET  
AUTOMATISMES [FR/FR]; 111, rue de la Forêt, Quartier  
Briffaut, F-26000 Valence (FR).

(72) Inventeur; et

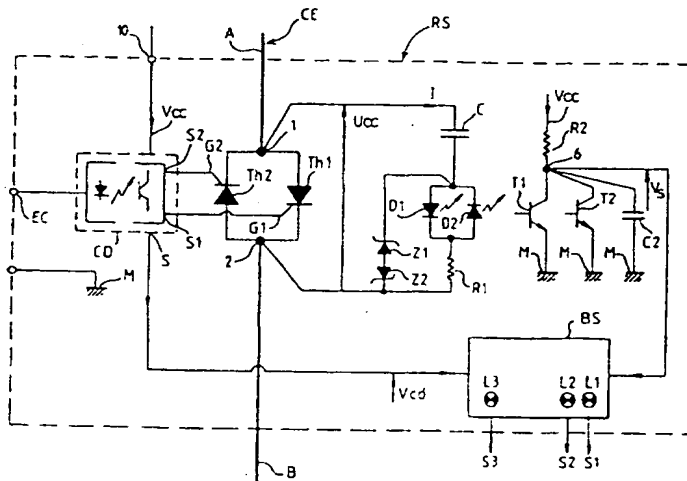
(75) Inventeur/Déposant (US seulement): BLAIN, Gérard, Jean  
[FR/FR]; Thomson-CSF S.C.P.I., 13, avenue du Président  
Salvador-Allende, F-94117 Arcueil Cédex (FR).(74) Mandataire: THOMSON-CSF S.C.P.I.; 13, avenue du  
Président Salvador-Allende, F-94117 Arcueil Cédex (FR).(81) Etats désignés: AU, JP, MX, US, brevet européen (AT, BE,  
CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL,  
PT, SE).

Publiée

Avec rapport de recherche internationale.

(54) Title: STATIC RELAY WITH CONDITION DETECTING

(54) Titre: RELAIS STATIQUE AVEC DETECTION D'ETAT



## (57) Abstract

The invention discloses a static switch (RS) with semi-conductors (Th1, Th2) to be inserted in alternating current electric circuits (CE) and comprising condition detecting means (D1, D2, T1, T2) for detecting the switch state in operation and a supplementary state corresponding to a destroyed switch, a dead electric circuit (CE), the switch disconnected from the electric circuit (CE), these means being connected to the switch terminals. This invention is useful in opening and closing alternating current electric circuits.

**(57) Abrégé**

L'invention concerne un relais statique (RS) à semi-conducteurs (Th1, Th2), destiné à être inséré dans les circuits électriques (CE) à courant alternatif et comportant des moyens (D1, D2, T1, T2) de détermination de l'état du relais (RS) en phase de fonctionnement et dans un état supplémentaire correspondant notamment au relais détruit, au circuit électrique (CE) hors tension, au relais débranché du circuit électrique (CE), ces moyens étant connectés aux bornes du relais. Applicatoin: ouverture et fermeture de circuits électriques fonctionnant en courant alternatif.

**UNIQUEMENT A TITRE D'INFORMATION**

Codes utilisés pour identifier les Etats parties au PCT, sur les pages de couverture des brochures publiant des demandes internationales en vertu du PCT.

AL	Albanie	ES	Espagne	LS	Lesotho	SI	Slovénie
AM	Arménie	FI	Finlande	LT	Lituanie	SK	Slovaquie
AT	Autriche	FR	France	LU	Luxembourg	SN	Sénégal
AU	Australie	GA	Gabon	LV	Lettonie	SZ	Swaziland
AZ	Azerbaïdjan	GB	Royaume-Uni	MC	Monaco	TD	Tchad
BA	Bosnie-Herzégovine	GE	Géorgie	MD	République de Moldova	TG	Togo
BB	Barbade	GH	Ghana	MG	Madagascar	TJ	Tadjikistan
BE	Belgique	GN	Guinée	MK	Ex-République yougoslave de Macédoine	TM	Turkménistan
BF	Burkina Faso	GR	Grèce	ML	Mali	TR	Turquie
BG	Bulgarie	HU	Hongrie	MN	Mongolie	TT	Trinité-et-Tobago
BJ	Bénin	IE	Irlande	MR	Mauritanie	UA	Ukraine
BR	Brésil	IL	Israël	MW	Malawi	UG	Ouganda
BY	Bélarus	IS	Islande	MX	Mexique	US	Etats-Unis d'Amérique
CA	Canada	IT	Italie	NE	Niger	UZ	Ouzbékistan
CF	République centrafricaine	JP	Japon	NL	Pays-Bas	VN	Viet Nam
CG	Congo	KE	Kenya	NO	Norvège	YU	Yougoslavie
CH	Suisse	KG	Kirghizistan	NZ	Nouvelle-Zélande	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	République populaire démocratique de Corée	PL	Pologne		
CM	Cameroun	KR	République de Corée	PT	Portugal		
CN	Chine	KZ	Kazakstan	RO	Roumanie		
CU	Cuba	LC	Sainte-Lucie	RU	Fédération de Russie		
CZ	République tchèque	LI	Liechtenstein	SD	Soudan		
DE	Allemagne	LK	Sri Lanka	SE	Suède		
DK	Danemark	LR	Libéria	SG	Singapour		
EE	Estonie						

## RELAIS STATIQUE AVEC DETECTION D'ETAT

L'invention concerne les relais statiques utilisés pour effectuer l'ouverture ou la fermeture des circuits électriques.

Actuellement, on rencontre au moins deux principaux types de relais selon leurs technologies de réalisation, les relais électromécaniques et les relais à semi-conducteurs ou relais statiques. Les relais de type électromécanique comportent un ou plusieurs contacts électriques couplés mécaniquement à un élément mobile d'un circuit magnétique actionné par la commande de l'alimentation d'une bobine produisant un flux d'induction dans le circuit magnétique. Le circuit magnétique est ouvert ou fermé selon la position de son élément mobile. Par exemple le relais est en position repos, la bobine du relais n'est pas alimentée, le circuit magnétique de la bobine du relais est ouvert et les contacts électriques du relais sont ouverts. Le changement d'état du relais est réalisé en alimentant la bobine du relais par un courant électrique de commande, le circuit magnétique se ferme, entraînant la fermeture des contacts électriques. Le relais passe d'une position de repos à une position de travail.

L'état du relais électromécanique peut être rapidement déterminé, soit par la visualisation de l'entrefer, entre une partie fixe et l'élément mobile du circuit magnétique, soit par le bruit de commutation du relais après un changement d'état en supposant que l'état initial était connu.

Les relais statiques contrairement aux relais électromécaniques n'utilisent pas d'éléments mécaniques mobiles mais des semi-conducteurs capables d'effectuer l'ouverture ou la fermeture d'un circuit électrique dans lesquels ils sont insérés. Généralement pour des raisons de sécurité le circuit de commande est isolé galvaniquement du circuit électrique dans lequel le relais est inséré, certains circuits électriques mettant en jeu des courants et des tensions élevées. Par exemple pour les relais statiques, l'isolement de la commande est réalisée par photocoupleur. Les relais statiques connectés à un circuit électrique fonctionnant en courant alternatif, utilisent des semi-conducteurs tels que les triacs ou les thyristors montés en parallèle tête-bêche, ou des composants analogues tels que ceux commercialisés sous les dénominations "Snubberless" ou "alternistor" qui fonctionnent comme des triacs et ont une meilleure tenue aux déclenchements intempestifs.

Ces types de semi-conducteurs, présentent dans leur fonctionnement normal, deux états différents lorsqu'ils sont insérés dans un circuit électrique. Un état ouvert et un état fermé. Dans l'état ouvert, toute la tension du circuit électrique se trouve appliquée aux bornes du semi-conducteur. Dans l'état fermé (ou saturé), il apparaît aux bornes du semi-conducteur une tension de saturation d'environ 1,5 Volt alternatif.

Les relais statiques peuvent présenter un autre état supplémentaire qui n'est pas un état habituel de fonctionnement et qui est lié à la destruction du semi-conducteur, se mettant alors, soit en court-circuit, soit en circuit ouvert. Lorsque le semi-conducteur est détruit et il se présente comme court-circuit, la tension à ses bornes est pratiquement égale à 0 Volt et lorsqu'il se présente comme un circuit ouvert, toute la tension du circuit électrique est présente à ses bornes.

Les automatismes utilisent très couramment des relais et particulièrement des relais statiques qui tendent à remplacer les relais électromécaniques de technologie ancienne et il est nécessaire de connaître l'état réel du relais en fonction de l'état de sa commande. Actuellement deux cas peuvent se présenter, soit le relais ne fournit aucune information de son état, soit on détermine son état à l'aide de systèmes externes au relais.

Par exemple en faisant l'hypothèse que le relais n'est pas défectueux ou en panne, une mesure de courant du circuit électrique dans lequel le relais est inséré, permet de déterminer si le relais est ouvert ou fermé, ceci nécessite un dispositif de mesure pouvant supporter la totalité du courant du circuit électrique. Ce dispositif de mesure est coûteux et encombrant en particulier dans le cas de circuits électriques mettant en jeu de fortes puissances. Dans le cas de relais statiques à semi-conducteurs, la mesure de la tension aux bornes du relais peut être effectuée afin de déterminer son état. Lorsque le relais est ouvert toute la tension du circuit électrique se trouve appliquée à ses bornes et lorsqu'il est fermé, on doit pouvoir détecter une tension de l'ordre de 1,5 Volt correspondant à la tension de saturation du semi-conducteur. Le dispositif de mesure de tension aux bornes du relais doit d'une part supporter les tensions des circuits électriques parfois élevées de quelques centaines et voire de milliers de Volts et d'autre part avoir une précision suffisante pour détecter la faible tension de saturation du semi-conducteur d'environ 1,5 Volt.

Ceci conduit à un appareillage de mesure trop coûteux et difficile à mettre en oeuvre.

Pour pallier ces inconvénients de l'art antérieur l'invention propose un relais statique (RS) destiné à être inséré dans un circuit électrique à courant alternatif (CE) comportant au moins deux bornes (1,2) de branchement, le relais statique (RS) ayant au moins un composant semi-conducteur, pouvant prendre deux états en phase de fonctionnement l'un ouvert et l'autre fermé, des moyens de détermination de l'état du relais (RS) en phase de fonctionnement et d'un état supplémentaire correspondant notamment au relais détruit, au circuit électrique (CE) hors tension, au relais débranché, ces moyens étant connectés aux bornes du relais, caractérisé en ce que les moyens de détermination de l'état du relais comportent une paire de diodes électroluminescentes (D1, D2) montées en parallèle tête-bêche, cette paire étant en série avec un circuit de type RC série (R1,C), l'ensemble diodes (D1, D2) et circuit RC(R1, C) étant connecté en parallèle sur le composant semi-conducteur (Th1, Th2) et chaque diode (D1, D2) étant couplée optiquement respectivement à un transistor (T1, T2), une des diodes étant parcourue par un courant lié à l'alternance positive de la tension alternative du circuit électrique et l'autre diode étant parcourue par un courant lié à l'alternance négative du même circuit électrique. Les diodes électroluminescentes sont allumées pendant la quasi totalité des alternances lorsque le composant est ouvert et non défectueux. Ces mêmes diodes sont allumées pendant un court instant au passage par le niveau zéro des alternances lorsque le composant est fermé et non défectueux.

Les diodes restent éteintes pendant la totalité des alternances lorsque le composant est défectueux et en court circuit.

D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture de la description d'exemples de relais selon l'invention dans laquelle :

- la figure 1a représente le schéma électrique du relais statique selon l'invention et la figure 1b une variante du semi-conducteur du relais ;
- la figure 1c représente une variante des moyens de détermination de l'état du relais ;
- les figures 2a, 2b et 2c représentent les diagrammes de tension et de courant du relais faisant l'objet de la figure 1a dans l'état ouvert ;

- les figures 3a, 3b, 3c représentent les diagrammes de tension et de courant du relais faisant l'objet de la figure 1a dans l'état fermé ;
- les figures 4a et 4b représentent les diagrammes de tension et de courant du relais faisant l'objet de la figure 1a dans l'état supplémentaire, lorsque le semi-conducteur est en court-circuit ;
- les figures 5a, 5b et 5c représentent les diagrammes de tension et de courant du relais faisant l'objet de la figure 1a dans un autre état supplémentaire, le relais étant en position fermé.

Sur les diagrammes les échelles ne sont pas forcément respectées dans un souci de clarté.

La figure 1a montre le schéma électrique d'un exemple de réalisation d'un relais statique RS selon l'invention, comportant une paire de thyristors Th1 et Th2 connectés en parallèle tête-bêche. La cathode du thyristor Th2 est connectée à l'anode du thyristor Th1 et à une borne 1 du relais RS elle-même connectée à un premier côté A d'un circuit électrique CE et la cathode du thyristor Th1 est connectée à l'anode du thyristor Th2 et à une borne 2 du relais RS elle-même connectée à un second côté B du circuit électrique CE. La tension apparaissant aux bornes des thyristors lorsque le circuit électrique CE est sous tension, sera désignée par la suite par  $U_{cc}$ .

Le relais RS est commandé par une entrée de commande EC d'un circuit de commande CD qui envoie selon l'art connu par ses sorties de commande S1 et S2 sur les gâchettes respectives G1 et G2 des thyristors Th1 et Th2 des signaux électriques déclenchant la fermeture de ces thyristors. Le circuit de commande CD intègre une isolation optique afin d'isoler l'entrée EC du relais, des thyristors qui se trouvent à la tension du circuit électrique CE.

Les moyens de détermination de l'état du relais comportent une paire de diodes électroluminescentes D1, D2 montées en parallèle tête-bêche, cette paire de diodes étant en série avec un circuit de type RC série R1,C, l'ensemble paire de diodes D1, D2 et circuit RC étant connecté en parallèle sur la paire de thyristors Th1,Th2 et chaque diode D1, D2 étant couplée optiquement respectivement à un transistor T1, T2.

Le relais RS comporte une entrée 10 connectée à une source d'alimentation externe au relais, de tension d'alimentation  $V_{cc}$



permettant d'alimenter en courant continu d'une part le circuit de commande CD du relais et d'autre part les moyens de détermination de l'état du relais RS.

Les collecteurs des transistors T1 et T2 sont connectés ensemble sur une borne 6 et reliés d'une part à la tension d'alimentation Vcc par l'intermédiaire d'une résistance R2 et d'autre part à une masse commune M, par l'intermédiaire d'un condensateur C2.

Les émetteurs des transistors T1 et T2 sont connectés à la masse commune M.

L'information d'état du relais RS est obtenue par la tension Vs en sortie des collecteurs des transistors T1 et T2 (borne 6).

Il est préférable de placer un limiteur de tension, comportant dans cet exemple de réalisation, deux diodes Zener Z1 et Z2 montées en série tête-bêche, aux bornes du sous-ensemble constitué par la paire de diodes électroluminescentes D1 et D2 et la résistance R1. Ce limiteur Z1, Z2 permet de protéger les diodes électroluminescentes D1 et D2 en cas de front raide de forte amplitude de la tension Ucc aux bornes des thyristors, par exemple dû au déclenchement des thyristors lorsque la tension Ucc est à niveau élevé.

On va décrire maintenant le fonctionnement du relais RS. Le relais RS est inséré dans un circuit électrique CE supposé fonctionnant à une tension électrique U alternative, par exemple sinusoïdale. On considère le cas où le relais est en position ouverte c'est-à-dire que les thyristors Th1 et Th2 sont ouverts.

On se réfère pour expliquer le fonctionnement aux figures 1a, 2a, 2b et 2c représentant le schéma électrique du relais inséré dans le circuit électrique CE et les diagrammes de tension et courant dans les circuits du relais RS.

Le relais RS étant mis en position ouverte par la commande EC, toute la tension U du circuit électrique se trouve appliquée aux bornes des thyristors (bornes 1 et 2 du relais RS) et dans ce cas, Ucc est égale à la tension U du circuit électrique CE. Le diagramme de la figure 2a montre la tension Ucc en fonction du temps aux bornes des thyristors.

Si l'on considère un circuit électrique fonctionnant en courant alternatif à la fréquence de 50 Hz, la période T de la tension Ucc sera de 20 ms.

Le diagramme de la figure 2b montre la forme du courant  $I$  dans le circuit constitué par le condensateur  $C$ , les diodes électroluminescentes  $D1$  et  $D2$  et la résistance  $R1$ .

Le courant  $I$  est de forme proche d'un courant sinusoïdal. Le  
5 courant  $I$  traverse la diode électroluminescente  $D1$  pendant une demi-alternance et la diode électroluminescente  $D2$  pendant l'autre demi-alternance produisant alternativement la saturation du transistor  $T1$  puis du transistor  $T2$  et ainsi de suite, sauf pendant une courte période de temps  $\Delta t$  par rapport à la période de la tension  $U_{cc}$   
10 correspondant à l'annulation du courant  $I$  dans les diodes  $D1$  et  $D2$ , dû au seuil (d'environ 1,2 Volt) de conduction des diodes  $D1$  et  $D2$ , au moment du passage par 0 Volt de la tension  $U_{cc}$ .

Pendant environ ce court laps de temps  $\Delta t$ , les transistors  $T1$  et  $T2$  sont bloqués et la tension  $V_s$  aux bornes de ses collecteurs,  
15 représentée en pointillés sur la figure 2c, tends à passer d'une façon brusque, pendant le temps  $\Delta t$ , au niveau de la tension d'alimentation  $V_{cc}$ . La figure 2c représente en pointillés une tension  $V_{cb}$  qui apparaîtrait sur les collecteurs des transistors  $T1, T2$ , pendant  $\Delta t$ , dans le cas où un condensateur  $C2$  ne serait pas connecté sur les  
20 collecteurs des transistors. Le circuit de type RC,  $R2$ ,  $C2$  est chargé d'intégrer les variations de la tension  $V_{cb}$  pendant le laps de temps  $\Delta t$ .

Les valeurs de  $R2$  et  $C2$  sont calculées pour maintenir cette variation de  $V_{cb}$  à une valeur faible, proche de la tension de  
25 saturation des transistors. La tension  $V_s$  à la borne 6, point de connexion des collecteurs des deux transistors  $T1$  et  $T2$  est maintenue sensiblement égale à la tension de saturation des transistors soit environ 0,6 Volt. On dira que la tension  $V_s$  est à un état bas.

30 Le circuit de type RC constitué par les composants  $C$  et  $R1$  est calculé de façon à assurer un courant  $I$  suffisant pour saturer les transistors  $T1$  et  $T2$ .

Dans cet exemple de réalisation le condensateur  $C$  est d'environ 10 nF et la résistance  $R1$  d'environ 47  $\Omega$ .

35 Le relais est mis en position fermée (ou saturée), on se réfère pour l'explication de cette phase de fonctionnement aux figures 1a, 3a, 3b et 3c.

La fermeture du relais  $RS$  par une commande de son entrée  $EC$ , entraîne la fermeture du circuit électrique  $CE$ . Le courant alternatif

parcourant le circuit électrique fait apparaître aux bornes des thyristors Th1 et Th2 une tension de saturation qui est de l'ordre de 1,5 Volt pour ce type de semi-conducteur.

Le diagramme de la figure 3a montre la forme de la tension Ucc aux bornes des thyristors (bornes 1 et 2).

La tension Ucc suit dans une première phase, la tension U, sinusoïdale du circuit électrique, représentée partiellement en pointillés à la figure 3a et elle se stabilise autour de la valeur de la tension de saturation des thyristors. Pendant la demi période positive Th1 se ferme et la tension Ucc entre les bornes 1 et 2 est de l'ordre de 1,5 Volt et pendant l'autre demi période négative, l'autre thyristor Th2 se ferme et la tension Ucc est de l'ordre de -1,5 Volt.

Le courant I dans le condensateur C est lié à la variation de la tension aux bornes du circuit RC comportant le condensateur C les diodes D1 et D2 et la résistance R1 soit à  $\frac{dU_{cc}}{dt}$ . Le courant I apparaît sous forme impulsionnelle pendant les fronts de montée ou de descente de la tension Ucc autour de 0 Volt et pendant un temps  $\Delta t_1$ , court par rapport à la période et dépendant de la valeur de la tension dans le circuit électrique (courbe en pointillés sur la figure 3a) par rapport à la tension de saturation des thyristors.

La figure 3b montre le courant I impulsionnel dans le condensateur C, l'impulsion de courant I1 se produisant pendant le front de montée Ucc1 de la tension Ucc, traverse la diode D1 provoquant une saturation, pendant environ  $\Delta t_1$ , du transistor T1 couplé optiquement à la diode D1 et une décharge instantanée du condensateur C2 monté entre les collecteurs des transistors T1 et T2 et la masse M. Ceci se traduit par un front de descente raide Vs1 (figure 3c) de la tension Vs des collecteurs des transistors T1 et T2 puis une charge du condensateur C2, vers la tension d'alimentation Vcc appliquée à la résistance R2, avec une constante de temps  $\tau_2 = R_2 \times C_2$ .

Par exemple dans cette réalisation la résistance R2 est d'environ 33 K $\Omega$  et le condensateur C2 est d'environ 200 nF. La constante de temps  $\tau_2$  est égale à environ 7,26 ms.

De la même façon pendant le front de descente Ucc2 (figure 3a) de la tension Ucc se produisant à la demi période suivante autour d'une tension Ucc de 0 Volt, le courant impulsionnel I2 traverse l'autre diode électroluminescente D2 provoquant une saturation, pendant environ un temps  $\Delta t_1$ , du transistor T2 couplé optiquement à

la diode électroluminescente D2 et de la même façon que pour la demi période précédente une décharge instantanée de la capacité C2 se traduisant par un front de descente raide Vs2 de la tension Vs des collecteurs des transistors T1 et T2 puis une nouvelle charge du  
5 condensateur C2 vers la tension Vcc appliquée à la résistance R2.

L'état ouvert du relais RS est déterminé par une succession de fronts de descente (Vs1, Vs2 ...) de la tension Vs toutes les demi périodes, soit pour un circuit électrique alternatif fonctionnant à 50 Hz, toutes les 10 ms.

10 On va envisager le cas où les moyens de détection d'état indiquent l'état supplémentaire. Cela se produit notamment lorsque un ou les deux thyristors sont détruits ou lorsque le circuit électrique est hors tension ou même lorsque le relais est débranché.

Dans les cas qui suivent, on se réfère pour l'explication du  
15 fonctionnement au relais de la figure 1a.

Dans les cas où les deux thyristors sont détruits et en court-circuit ou lorsque le circuit électrique est hors tension ou même lorsque le relais est débranché seulement du circuit électrique CE (bornes 1 et 2), la tension Ucc aux bornes des thyristors, représentée  
20 à la figure 4a, est sensiblement égale à 0 Volt. Les transistors T1 et T2 sont bloqués par absence de courant I (représenté à la figure 4a) dans les diodes électroluminescentes D1 et D2, les collecteurs des transistors T1 et T2 sont bloqués et la tension de sortie Vs, représentée à la figure 4b, est à la tension d'alimentation Vcc, soit à  
25 l'état haut.

Dans un autre cas, le relais RS, commandé par son entrée EC, est dans un état fermé et un des thyristors, par exemple le thyristor Th2 est détruit et en circuit ouvert. Pendant une première alternance a1 de la tension Ucc, le thyristor Th1 est fermé et permet  
30 le passage du courant du circuit électrique CE. La tension Ucc, représentée à la figure 5a est de l'ordre de 1,5 Volt correspondant à la tension de saturation du thyristor Th1. Le courant I, représenté à la figure 5b, dans le circuit comportant la paire des diodes D1,D2 est nul pendant cette première alternance a1. Les transistors T1 et T2  
35 sont bloqués et la tension Vs, représentée à la figure 5c, qui se trouvait à un état bas, pendant l'alternance précédente, comme cela sera montré par la suite, passe avec la constante de temps  $\tau_2$  (résistance R2, condensateur C2) de 0 Volt à la tension d'alimentation Vcc, comme dans le cas de la figure 3c.

Pendant l'alternance suivante a2, la tension  $U_{cc}$  change de sens et le thyristor Th1 qui était fermé pendant l'alternance précédente a1, devient ouvert dans un fonctionnement normal et toute la tension du circuit électrique CE se trouve appliquée aux bornes des thyristors. Un courant  $I$  apparaît dans une des diodes de la paire de diodes D1,D2 saturant un des transistors T1,T2 qui entraîne alors la décharge instantanée du condensateur C2 et un passage avec un front raide  $V_{sx}$  de la tension  $V_s$ , du niveau  $V_{cc}$  au niveau de saturation du transistor saturé, soit environ 0,6 Volt. La tension  $V_s$  reste à environ 0,6 Volt pendant toute l'alternance a2, soit à l'état bas.

Le signal  $V_s$  présente un front de descente raide  $V_{sx}$  toutes les périodes. Par exemple toutes les 20 ms dans le cas d'un circuit électrique fonctionnant à 50 Hz.

La tension  $V_s$  en sortie des moyens de détermination de l'état du relais RS aura les caractéristiques récapitulées suivantes :

Etats du relais	Tension Vs
ouvert	$V_s \leq 0,6$ Volt (état bas)
fermé	$V_s$ : front descendant $V_{s1}$ , $V_{s2}$ (de $V_{cc}$ à $\leq 0,6$ Volt) toutes les demi-périodes
<u>Supplémentaire :</u>  1 - Thyristors détruits et en court-circuit ou lorsque le circuit électrique est hors tension ou même lorsque le relais est débranché seulement du circuit électrique CE (bornes 1 et 2)  2 - Relais RS à l'état fermé, un thyristor détruit et en circuit ouvert	$V_s = V_{cc}$ (état haut)          $V_s$ : front descendant $V_{sx}$ (de $V_{cc}$ à $\leq 0,6$ Volt) toutes les périodes

Dans une autre réalisation du relais statique avec détection  
 5 d'état, représentée à la figure 1b, le composant semi-conducteur est  
 un triac Tr. Ce semi-conducteur comporte une seule gâchette Gr. Le  
 déclenchement du triac soit pendant l'alternance positive, soit  
 pendant l'alternance négative de la tension alternative appliquée à ses  
 bornes, s'effectue par son unique gâchette. Dans ce cas, le circuit de  
 10 commande sera, selon l'art connu, adapté à ce type de semi-  
 conducteur.

Dans une autre réalisation montrée à la figure 1c, les  
 moyens de détermination de l'état du relais RS comportent les deux  
 transistors T1 et T2, le collecteur du transistor T1 est relié d'une part  
 15 à la tension d'alimentation  $V_{cc}$  par l'intermédiaire d'une résistance R2  
 et d'autre part à la masse commune M, par l'intermédiaire d'un  
 condensateur C2. Le collecteur du transistor T2 est relié d'une part à  
 la tension d'alimentation  $V_{cc}$  par l'intermédiaire d'une résistance R'2  
 et d'autre part à la masse commune M par l'intermédiaire d'un

condensateur C'2, les émetteurs des transistors T1,T2, étant connectés à la masse commune M.

Deux informations Vs et V's en sortie respective des collecteurs des transistors T1 et de T2 représentent respectivement l'état du relais correspondant à l'une et à l'autre des alternances du circuit électrique CE.

L'état de commande correspondant à la tension Vcd en sortie S (figure 1a) du circuit de commande CD et les différents états de la tension de sortie Vs correspondant aux états ouvert, fermé ou supplémentaire sont traités par un système BS électronique connu pour être mis en forme par exemple par bascules ou monostables, générant des informations séparées de l'état du relais. On peut, par exemple, allumer des diodes électroluminescentes L1, L2, L3 correspondant aux états du relais et/ou générer des informations d'état S1, S2, S3 en sortie du système BS pour être traitées par un circuit informatique qui pourra tenir compte d'autres paramètres du relais, comme l'état de son entrée de commande EC ou des paramètres externes au relais comme par exemple, la présence ou l'absence de tension dans le circuit électrique CE.

Les possibilités de traitement du signal Vs (et V's à la figure 1c) en sortie du relais décrites dans ce document ne sont pas limitatives d'autres traitements et des combinaisons avec des signaux externes ou relais, conduisent une parfaite détermination de l'état du relais ou de l'état d'un ensemble de relais faisant partie d'un système automatique.

## REVENDEICATIONS

1. Relais statique (RS) destiné à être inséré dans un circuit électrique à courant alternatif (CE) comportant au moins deux bornes (1,2) de branchement, le relais statique (RS) ayant au moins un composant semi-conducteur, pouvant prendre deux états en phase de  
5 fonctionnement l'un ouvert et l'autre fermé, des moyens de détermination de l'état du relais (RS) en phase de fonctionnement et d'un état supplémentaire correspondant notamment au relais détruit, au circuit électrique (CE) hors tension, au relais débranché, ces moyens étant connectés aux bornes du relais, caractérisé en ce que  
10 les moyens de détermination de l'état du relais comportent une paire de diodes électroluminescentes (D1, D2) montées en parallèle tête-bêche, cette paire étant en série avec un circuit de type RC série (R1,C), l'ensemble diodes (D1, D2) et circuit RC(R1, C) étant connecté en parallèle sur le composant semi-conducteur (Th1, Th2) et  
15 chaque diode (D1, D2) étant couplée optiquement respectivement à un transistor (T1, T2), une des diodes étant parcourue par un courant lié à l'alternance positive de la tension alternative du circuit électrique et l'autre diode étant parcourue par un courant lié à l'alternance négative du même circuit électrique, les diodes électroluminescentes  
20 étant allumées pendant la quasi totalité des alternances lorsque le composant est ouvert et non défectueux, les diodes étant allumées pendant un court instant au passage par le niveau zéro des alternances lorsque le composant est fermé et non défectueux, les diodes restant éteintes pendant la totalité des alternances lorsque le  
25 composant est défectueux et en court circuit.

2. Relais statique selon la revendication 1, caractérisé en ce que le semi-conducteur est un thyristor (Th1, Th2).

3. Relais statique selon la revendication 1, caractérisé en ce que le semi-conducteur est soit un triac, soit un "alternistor", soit un  
30 "Snubberless".

4. Relais statique selon la revendication 2, caractérisé en ce qu'il comporte deux thyristors (Th1, Th2) connectés en parallèle tête-bêche aux bornes du relais.

5. Relais statique selon l'une quelconque des revendications  
35 1 à 4, caractérisé en ce qu'il est équipé d'un circuit de commande (CD) du semi-conducteur (Th1, Th2) de telle façon à effectuer un



déclenchement du semi-conducteur lorsque la tension aux bornes du relais passe sensiblement à 0 Volt.

5 6. Relais statique selon l'une quelconque des revendications 1 à 5, caractérisé en ce qu'un limiteur de tension (Z1, Z2) est branché en parallèle entre les diodes électroluminescentes (D1,D2) et la résistance (R1) du circuit de type RC.

7. Relais statique selon la revendication 6, caractérisé en ce que le limiteur comporte deux diodes Zener (Z1, Z2) montées en série tête-bêche.

10 8. Relais statique selon l'une quelconque des revendications 1 à 7, caractérisé en ce que les collecteurs des transistors (T1,T2) sont connectés ensemble (6) et reliés d'une part à une tension d'alimentation (Vcc) par l'intermédiaire d'une résistance (R2) et d'autre part à une masse commune (M) par l'intermédiaire d'un  
15 condensateur (C2), les émetteurs des transistors (T1, T2) étant connectés à la masse commune (M).

9. Relais statique selon l'une quelconque des revendications 1 à 7, caractérisé en ce que le collecteur de chaque transistors (T1,T2), est relié d'une part à la tension d'alimentation (Vcc) par  
20 l'intermédiaire d'une résistance (R2,R'2) et d'autre part à la masse commune (M) par l'intermédiaire d'un condensateur (C2,C'2), les émetteurs des transistors (T1,T2) étant connectés à la masse commune (M).

10. Relais statique selon l'une quelconque des  
25 revendications 1 à 9, caractérisé en ce que le relais statique est équipé d'un système (BS) effectuant la mise en forme et/ou la transmission à l'extérieur du relais (RS) des informations d'état (S1,S2,S3) du relais.

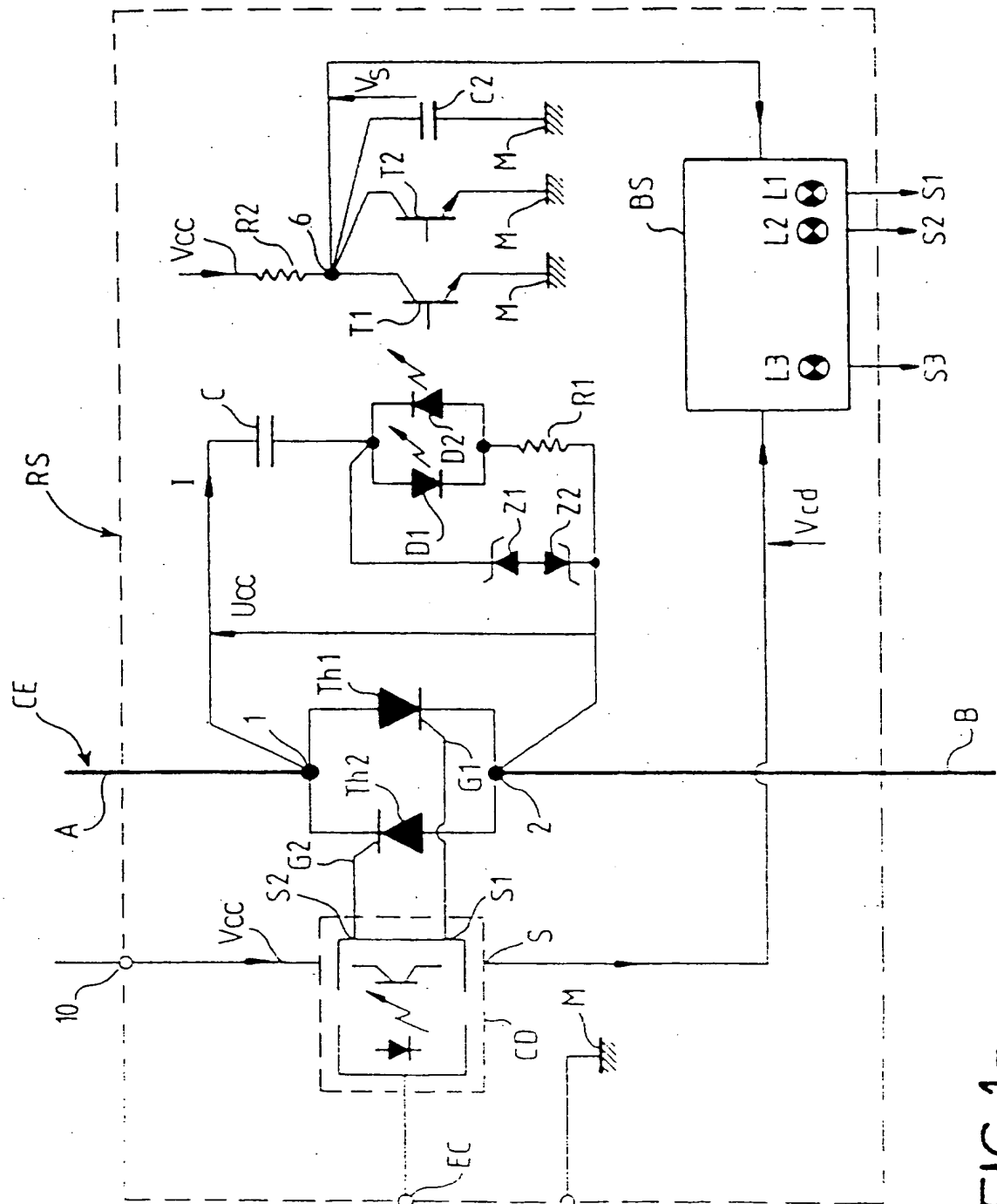


FIG. 1a

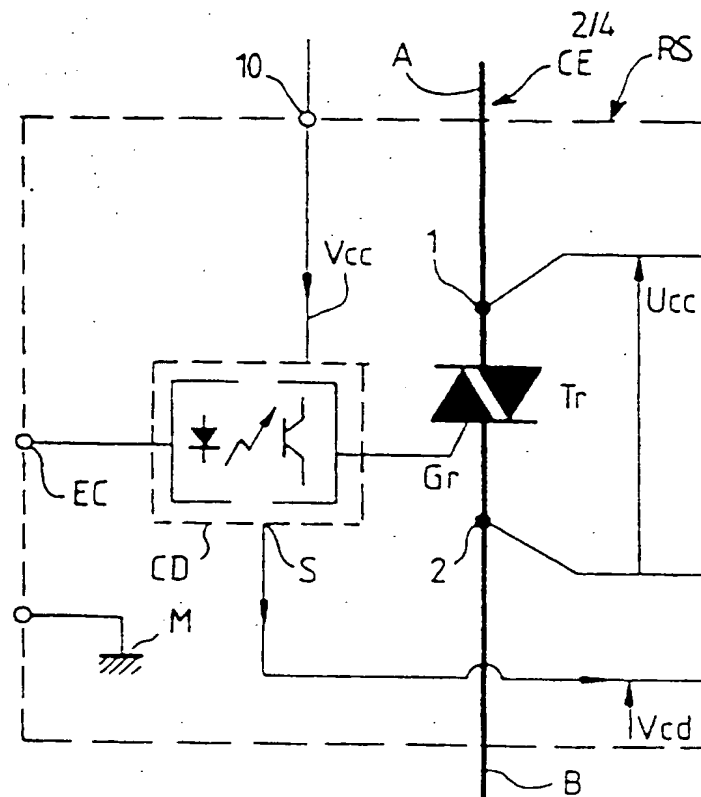


FIG. 1b

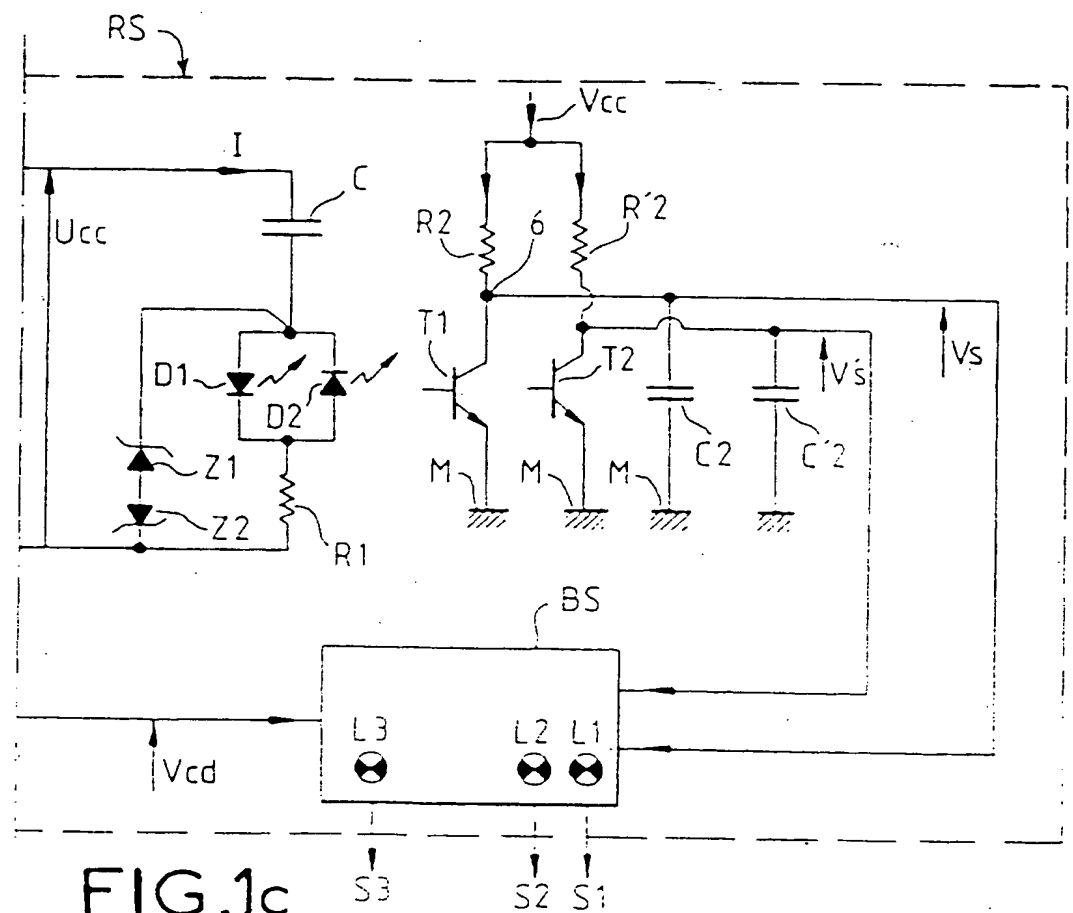


FIG. 1c

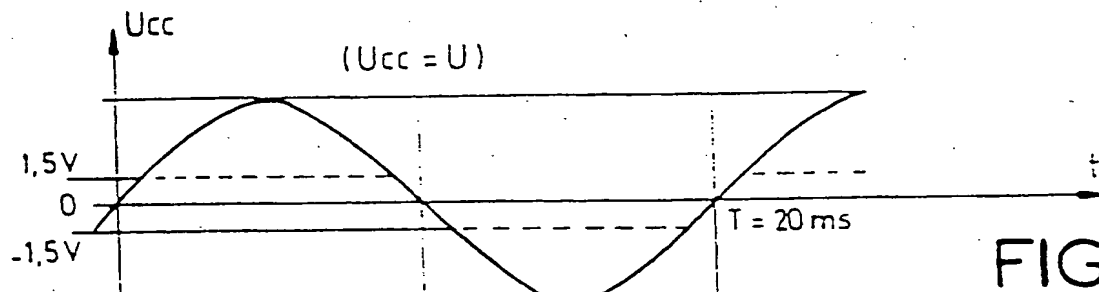


FIG. 2a

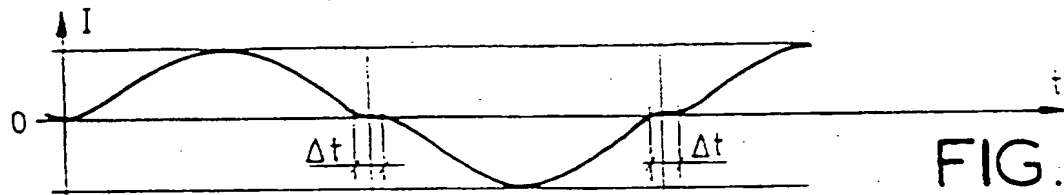


FIG. 2b

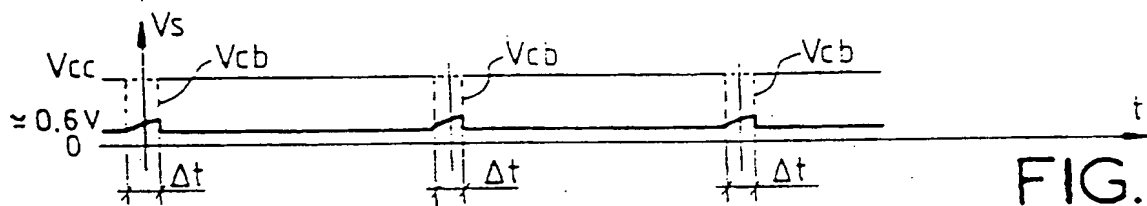


FIG. 2c

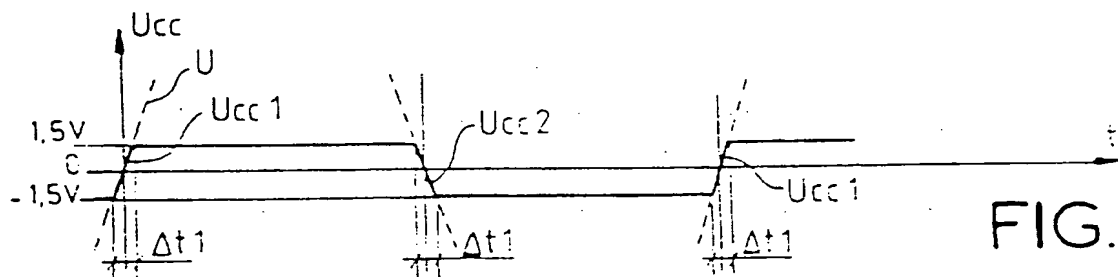


FIG. 3a

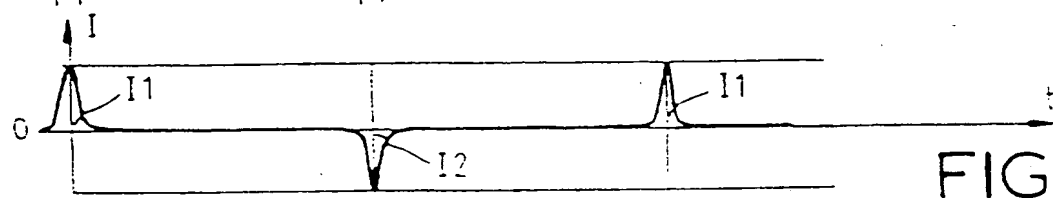


FIG. 3b

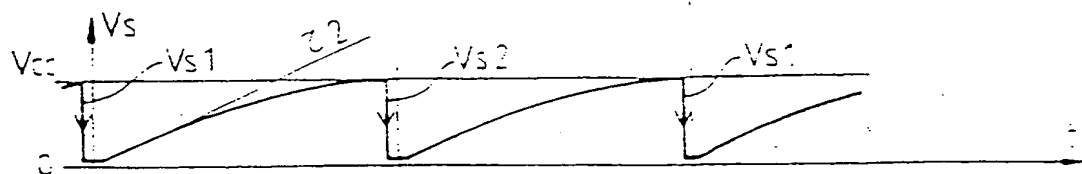


FIG. 3c

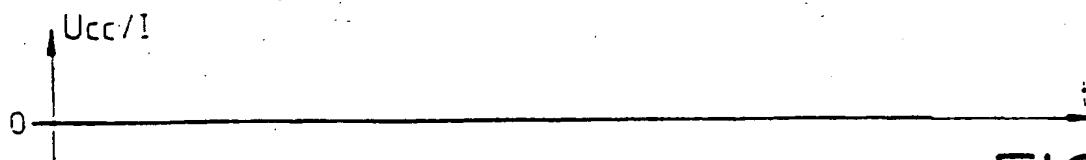


FIG. 4a

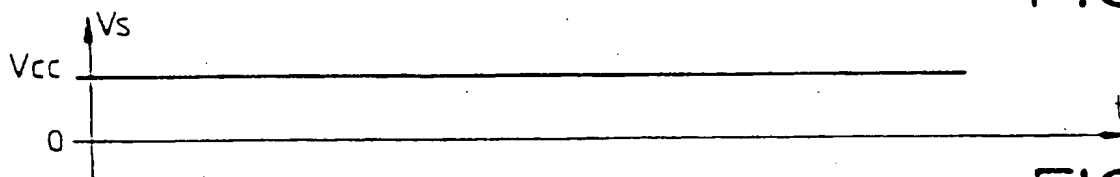


FIG. 4b

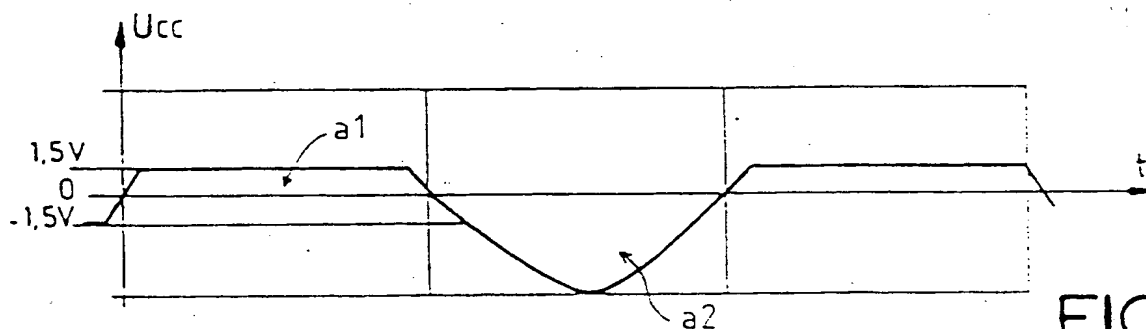


FIG. 5a

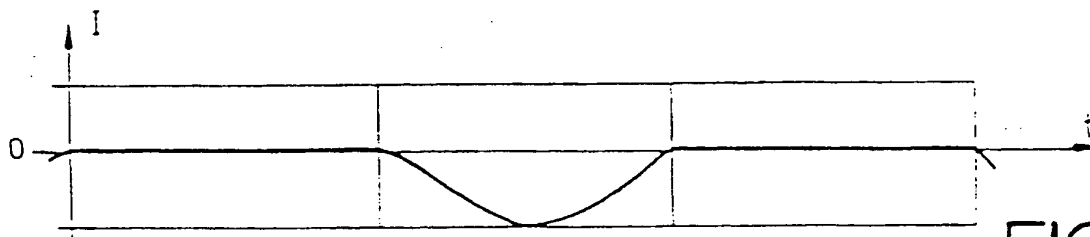


FIG. 5b

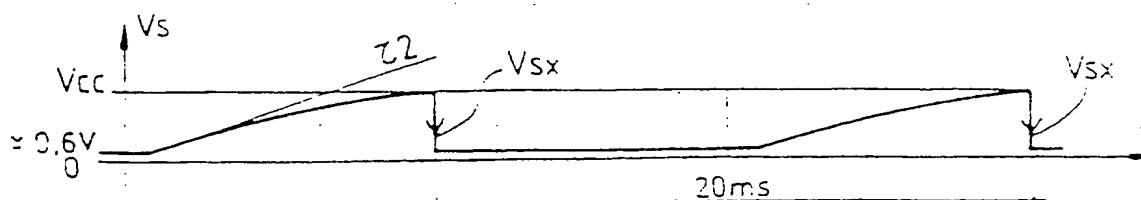


FIG. 5c

# INTERNATIONAL SEARCH REPORT

Int. onal Application No  
PCT/FR 97/00705

**A. CLASSIFICATION OF SUBJECT MATTER**  
IPC 6 H03K17/18

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
IPC 6 H03K G01R

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 4 929 932 A (SHIPKOWSKI) 29 May 1990 see column 3, line 16 - column 5, line 24; figures 1-5	1-4
A	EP 0 511 028 A (AIDA ENGINEERING LTD) 28 October 1992 see column 7, line 18 - column 12, line 33; figures 1-8	1,3,5, 8-10
A	EP 0 348 637 A (OMRON TATEISI ELECTRONICS CO.) 3 January 1990 see column 3, line 36 - column 4, line 15; figures 2,3	1,6,7
A	US 4 757 417 A (FUTSUHARA) 12 July 1988 see column 7, line 23 - line 52; figure 5	1,8-10
	-/--	

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

\* Special categories of cited documents:

- \* A\* document defining the general state of the art which is not considered to be of particular relevance
- \* E\* earlier document but published on or after the international filing date
- \* L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \* O\* document referring to an oral disclosure, use, exhibition or other means
- \* P\* document published prior to the international filing date but later than the priority date claimed

- \* T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \* X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \* Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- \* &\* document member of the same patent family

Date of the actual completion of the international search

21 July 1997

Date of mailing of the international search report

25.07.97

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. ( - 31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: ( - 31-70) 340-3016

Authorized officer

Cantarelli, R

# INTERNATIONAL SEARCH REPORT

Int. onal Application No

PCT/FR 97/00705

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 5 493 101 A (INNES) 20 February 1996 see column 6, line 9 - column 9, line 37; figures 2,3	1,8-10
A	DE 33 11 426 A (SIEMENS AG) 4 October 1984 see page 5, line 28 - page 6; figure 1	1

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/FR 97/00705

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 4929932 A	29-05-90	NONE	
EP 511028 A	28-10-92	JP 4326616 A	16-11-92
		JP 4333400 A	20-11-92
		JP 4335000 A	24-11-92
		DE 69212373 D	29-08-96
		DE 69212373 T	19-12-96
		US 5329415 A	12-07-94
EP 348637 A	03-01-90	US 5086294 A	04-02-92
US 4757417 A	12-07-88	JP 6069274 B	31-08-94
		JP 60223445 A	07-11-85
US 5493101 A	20-02-96	NONE	
DE 3311426 A	04-10-84	NONE	



# RAPPORT DE RECHERCHE INTERNATIONALE

Den Internationale No  
PCT/FR 97/00705

A. CLASSEMENT DE L'OBJET DE LA DEMANDE  
CIB 6 H03K17/18

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)  
CIB 6 H03K G01R

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés)

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	US 4 929 932 A (SHIPKOWSKI) 29 mai 1990 voir colonne 3, ligne 16 - colonne 5, ligne 24; figures 1-5 ---	1-4
A	EP 0 511 028 A (AIDA ENGINEERING LTD) 28 octobre 1992 voir colonne 7, ligne 18 - colonne 12, ligne 33; figures 1-8 ---	1,3,5, 8-10
A	EP 0 348 637 A (OMRON TATEISI ELECTRONICS CO.) 3 janvier 1990 voir colonne 3, ligne 36 - colonne 4, ligne 15; figures 2,3 ---	1,6,7
A	US 4 757 417 A (FUTSUHARA) 12 juillet 1988 voir colonne 7, ligne 23 - ligne 52; figure 5 ---	1,8-10
	-/-	

☒ Voir la suite du cadre C pour la fin de la liste des documents

☒ Les documents de familles de brevets sont indiqués en annexe

\* Catégories spéciales de documents cités:

- \*A\* document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- \*E\* document antérieur, mais publié à la date de dépôt international ou après cette date
- \*L\* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- \*O\* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- \*P\* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

- \*T\* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
- \*X\* document particulièrement pertinent l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
- \*Y\* document particulièrement pertinent l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
- \*Z\* document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

21 juillet 1997

Date d'expédition du présent rapport de recherche internationale

25. 07. 97

Nom et adresse postale de l'administration chargée de la recherche internationale  
Office Européen des Brevets, P.B. 5818 Patentlaan 2  
NL 2280 HV Rijswijk  
Tel. (+ 31-70) 340-2040, Tx. 31 651 epo nl,  
Fax (+ 31-70) 340-3016

Fonctionnaire autorisé

Cantarelli, R

# RAPPORT DE RECHERCHE INTERNATIONALE

Der. : Internationale No  
PCT/FR 97/00705

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	US 5 493 101 A (INNES) 20 février 1996 voir colonne 6, ligne 9 - colonne 9, ligne 37; figures 2,3	1,8-10
A	DE 33 11 426 A (SIEMENS AG) 4 octobre 1984 voir page 5, ligne 28 - page 6; figure 1	1

# RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Den . Internationale No

PCT/FR 97/00705

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 4929932 A	29-05-90	AUCUN	
EP 511028 A	28-10-92	JP 4326616 A	16-11-92
		JP 4333400 A	20-11-92
		JP 4335000 A	24-11-92
		DE 69212373 D	29-08-96
		DE 69212373 T	19-12-96
		US 5329415 A	12-07-94
EP 348637 A	03-01-90	US 5086294 A	04-02-92
US 4757417 A	12-07-88	JP 6069274 B	31-08-94
		JP 60223445 A	07-11-85
US 5493101 A	20-02-96	AUCUN	
DE 3311426 A	04-10-84	AUCUN	

DOCKET NO: WMP-SME-482  
SERIAL NO: 09/928, 010  
APPLICANT: Grgintchen

LERNER AND GREENBERG P.A.  
P.O. BOX 2480  
HOLLYWOOD, FLORIDA 33022  
TEL. (954) 925-1100